

ASIP3002

低延迟射频直采收发器

1 产品特点

- 高集成度：集成双通道 5GSPS8bit ADC、6GSPS12bit DAC 及高性能 FPGA
- 超高带宽：2GHz 瞬时信号带宽，0~2.5GHz 的信号采集发送信号频率范围
- 超低延迟：小于 40 ns 的信号采集发送环路延迟
- 小尺寸：25mm X 25mm，1.0mm pitch 的 FCBGA576 封装

2 产品描述

ASIP3002 是一款高度集成的低延迟射频直采收发器件，集成了 5GSPS8bit ADC、6GSPS12bit DAC、以及高性能的 FPGA。该器件支持高达 2GHz 的瞬时信号带宽，38ns 超低的收发环路延迟，具有 25mm X 25mm 的小尺寸封装。

高性能 FPGA 是 SRAM 型 FPGA，具有现场可编程特性，拥有丰富的可配置逻辑、数字信号处理、块存储器等资源：FPGA 预留 16bit DDR3 接口，4 对 GTH 高速 SerDes，单端 100 个（差分 50 对）GPIO，1 组 JTAG 调试接口和 Flash 配置接口。器件采用 25mm X 25mm，1.0pitch 的 FCBGA576 封装。

3 应用范围

- 高性能测试设备
- 宽带光通信/无线通信
- 射频直接采样/软件无线电
- 电子对抗

4 主要性能指标

- 最高转换速率：5GSPS
- ADC SFDR: 49.1@113MHz (typ)
45.5@513MHz (typ)
35.2@1113MHz (typ)
29.8@2413MHz (typ)
- DAC SFDR: 68.4@250MHz (typ)
51.4@2250MHz (typ)
59.6@3750MHz (typ)
48.7@4500MHz (typ)
- ADDA 环回延迟：38ns@5MHz 方波 (typ)
- FPGA 可配置逻辑块 (CLB)：大于 440000
- FPGA DSP Slice: 大于 55000
- FPGA Block RAM: 16020Kb
- FPGA SERDES: 4 对 GTH
- 功耗：~18W (ADDA 环回工作下)

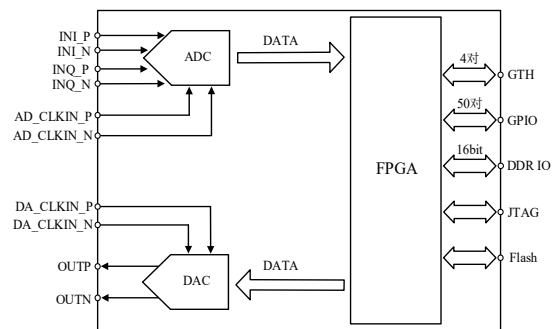


图 4-1 ASIP3002 功能示意框图